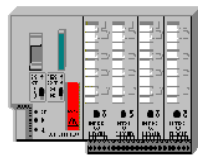


Dokumentation

SPS-CLOCK



Atomzeit an digitale E/A der SPS

1. Das Modul

Technische Daten: Versorgungsspannung 24V DC
Leistungsaufnahme 3W
Status-LED's 4

1.1 Status LED's

| SPS-CLOCK | | |
|---|--------------|---------|
| Atomzeit an digitale E/A | | |
| ⊗ DCF-Signal | 5V ⊗ | |
| Takt = in Ordnung | | |
| ⊗ MODE | 24V ⊗ | |
| AUS = keine Uhrzeit Takt = interne Uhrzeit AN = DCF Uhrzeit | | |
| 24V DC +20% - 30% | | +24V |
| Nennleistung 3VA | | 0V |
| Eingang | [Wertigkeit] | Ausgang |
| E.0 | [1/ 16] | A.0 |
| E.1 | [2/ 32] | A.1 |
| E.2 | [4/ 64] | A.2 |
| E.3 | [8/128] | A.3 |
| E.4 | [16/Parity] | A.4 |

Mode: LED ist AUS = keine gültige Uhrzeit vorhanden.
d.h. Uhr wurde nach Netz ein nicht mit DCF-Signal synchronisiert.

LED blinkt = freilaufende (Quarz) Uhr in Betrieb.
d.h. DCF-Signal derzeit nicht gültig vorhanden. Interne Uhr wurde 1x synchronisiert und läuft weiter.
Statusbits werden nicht ausgegeben.
Sommer/Winterzeit Umstellungen werden nicht vorgenommen.

LED ist AN = DCF-Betrieb alle Daten werden vom Sender übernommen (Atomzeit).
Statusbits werden ausgegeben.
Sommer/Winterzeit Umstellungen werden automatisch vorgenommen.

1.2 DIP-Schalter

Die DIP-Schalter sind für Zukünftige Verwendung reserviert und müssen im normalen Betrieb auf "0"(OFF) stehen. Sind ein oder mehrere DIP-Schalter auf "1"(ON) so kann es zu Fehlfunktionen kommen.

1.3 Elektrischer Anschluß

Eingänge: Ansteuerung über +24V (Log.1)
kein Signal entspricht 0V (Log.0)

Ausgänge: Bei Log.1 werden +24V durchgeschaltet
Bei Log.0 findet keine Durchschaltung statt

Verbindung zur SPS: Eingänge der SPS-CLOCK mit den digitalen Ausgängen der SPS verbinden
Ausgänge des SPS-CLOCK mit den digitalen Eingängen der SPS verbinden
Die Funktionen werden nach Bedarf von der SPS abgerufen und sind im Normalfall (außer bei extrem schnellem Polling der SPS) nicht zeitkritisch.
Ein- und Ausgänge sollten bitkompatibel mit der SPS verbunden werden.
Bei Verwendung der Beispiel-SPS-Software ist dies unbedingt erforderlich.

Hinweis: In der aktuellen Version (1.0) der SPS-CLOCK kann auf das Eingangsbit 4 verzichtet werden (Funktion 16-31), da die entsprechenden Register nicht genutzt werden.

2. Zeitinformationen

folgende Zeitinformationen stehen zur Verfügung:

- Sekunde
- Minute
- Stunde
- Tag
- Monat
- Jahr (2-Stellig)
- Wochentag (Mo,Di,...)
- Statusbits (DCF-OK,Sommerzeit,Winterzeit,...)

2.1 Registerdaten

die Zeitinformationen können über folgende Register ausgelesen werden:

| Register Nr. | Funktion | Wertigkeit |
|--------------|-----------------------------|------------|
| 0 | keine Funktion, Rückmeldung | 0 0 0 0 0 |
| 1 | Statusbits | P W W W W |
| 2 | Sekunden (Bit 0-3) | P W W W W |
| 3 | Sekunden (Bit 4-7) | P W W W W |
| 4 | Minuten (Bit 0-3) | P W W W W |
| 5 | Minuten (Bit 4-7) | P W W W W |
| 6 | Stunden (Bit 0-3) | P W W W W |
| 7 | Stunden (Bit 4-7) | P W W W W |
| 8 | Tage (Bit 0-3) | P W W W W |
| 9 | Tage (Bit 4-7) | P W W W W |
| 10 | Monate (Bit 0-3) | P W W W W |
| 11 | Monate (Bit 4-7) | P W W W W |
| 12 | Jahre (Bit 0-3) | P W W W W |
| 13 | Jahre (Bit 4-7) | P W W W W |
| 14 | Wochentag | P W W W W |
| 15 | nicht belegt | 0 1 1 1 1 |
| 16 | nicht belegt | |
| 17 | nicht belegt | |
| 18 | nicht belegt | |
| 19 | nicht belegt | |
| 20 | nicht belegt | |
| 21 | nicht belegt | |
| 22 | nicht belegt | |
| 23 | nicht belegt | |
| 24 | nicht belegt | |
| 25 | nicht belegt | |
| 26 | nicht belegt | |
| 27 | nicht belegt | |
| 28 | nicht belegt | |
| 29 | nicht belegt | |
| 30 | nicht belegt | |
| 31 | nicht belegt | |

P = Parity-Bit (ungerade)

W = Datenwert

Die Register 2-13 sind geteilte Binaerwerte ⇒ (Bit 7..4 3..0)

2.11 Statusbits

- .0 = Reserveantenne ist an (am Sender in Mainfingen/Offenbach)
- .1 = DCF-Betrieb des SPS-CLOCK
- .2 = UTC + 2h (OEZ/Sommerzeit)
- .3 = UTC + 1h (MEZ/Winterzeit)

2.12 Wochentag

- 1 = Montag
- 2 = Dienstag
- 3 = Mittwoch
- 4 = Donnerstag
- 5 = Freitag
- 6 = Samstag
- 7 = Sonntag

2.2 Auslesen der Register

Die Register (gem. Tabelle 2.1) werden wie folgt ausgelesen:

- 1.(E) "0" Ausgeben
- 2.(E) '00000' Abfragen
- 3.(N) Register Ausgeben
- 4.(N) ca. 50 ms Warten (hängt von der Peripherie der SPS ab, die SPS-CLOCK reagiert nach ca. 2ms)
- 5.(N) Wert Abfragen
- 6.(N) Parity Auswerten
- 7. weitere Abfragen

(N) = notwendige Schritte für die Abfrage

(E) = empfohlene Schritte für eine sichere Abfrage

3. SPS - Programm

Das mitgelieferte Testprogramm ist frei Parametrierbar und änderbar. Es überträgt zyklisch alle Daten in den Arbeits DB (DW9-16). Sollten Sie nicht alle Daten Benötigen so können Sie den Baustein (FB99) leicht auf Ihre Bedürfnisse anpassen

3.1 Daten(Arbeits)-DB

Die Nummer des DB ist vor dem Aufruf des FB99 anzugeben (siehe FB1)

DB 099 Datei: SPSCLKST.S5D LAE=25

Datenbaustein fuer SPS-CLOCK

| | | |
|-----|-------------------------|------------------------------|
| 0: | KH = 0000; | |
| 1: | KF = +00000; | Intern Schrittkette |
| 2: | KF = +00000; | Intern Abzurufendes Register |
| 3: | KH = 0000; | |
| 4: | KH = 0000; | |
| 5: | KH = 0000; | |
| 6: | KH = 0000; | |
| 7: | KH = 0000; | |
| 8: | KH = 0000; | |
| 9: | KM = 00000000 00000000; | Statusbits |
| 10: | KF = +00000; | Sekunden |
| 11: | KF = +00000; | Minuten |
| 12: | KF = +00000; | Stunden |
| 13: | KF = +00000; | Tage |
| 14: | KF = +00000; | Monate |
| 15: | KF = +00000; | Jahre |
| 16: | KF = +00000; | Wochentag |
| 17: | KH = 0000; | |
| 18: | KH = 0000; | |
| 19: | KH = 0000; | |

3.2 OB1

Der OB1 wird hier nur zum Programmaufruf des Beispiel FB1 benötigt

OB 001 Datei: SPSCLKST.S5D LAE=9

Netzwerk 1 von 1
:SPA FB 1
Name :MAIN
:
:BE

3.3 Beispiel Aufruf FB für FB99 (FB1)

Der FB1 hat folgende Funktionen:

- Übernahme der Eingänge (⇒ MB200)
- Vergabe der DB-Nummer (vor FB-Aufruf)
- Parametrierung des FB (TD + TO)
- Übernahme der Ausgänge (MB201 ⇒)

Die Nummer des FB's ist frei wählbar.

Der Aufruf des FB99 kann durch SPA oder SPB erfolgen.

Ein Mehrfachaufruf im Programm ist möglich.

FB 001 Datei: SPSCLKST.S5D LAE=28

Netzwerk 1 von 1

Name :MAIN

```
:
:L  EB 0           - Eingaenge von SPS-CLOCK
:T  MB 200         in SME
:L  KF 99         - Arbeits-DB
:SPA FB 99
```

Name :SPSCLOCK

TD : T 98

TO : T 99

```
:L  AB 1           - wird Bit 4 nicht genutzt
:L  KH 00E0       so kann hier auch 00F0 stehen
:UW
:L  MB 201        - Ausgaenge von SME uebergeben
:OW
:T  AB 1
:
:BE
```

3.4 SPS-CLOCK Funktionsbaustein (FB99)

Der FB99 hat folgende Funktionen:

- Abtasten der einzelnen Register
- Parity Prüfung der Werte
- Übernahme und zusammensetzen der Werte in die Datenworte

Die Nummer des FB's ist frei wählbar.

Im Netzwerk 5 lässt sich der zu übertragende Block leicht beeinflussen (Ober und Untergrenze)

FB 099 Datei: SPSCLKST.S5D LAE=141

Netzwerk 1 von 6

Name :SPSCLOCK

Bez :TD E/A/D/B/T/Z: T

Bez :TO E/A/D/B/T/Z: T

:T MW 240 - Arbeits-DB sichern
:B MW 240 und öffnen
:A DB 0
:L MB 200 - Nicht fuer SPS-Clock
:L KH 001F verwendete Bits ausblenden
:UW
:T MB 200
:U M 212.0 - VKE 0 Bit erzeugen
:R M 212.0
:***
:

Netzwerk 2 von 6 "Null" und "Fehler"-Signal Auswe

:L KH 0000
:L MB 200
:!=F
:= M 212.1 "Null"-Signal
:L KH 000F
:!=F
:= M 212.2
:***
:

Netzwerk 3 von 6 Schritt 0 / "0" Ausgeben

:L DW 1
:L KF 0
:><F
:SPB =M001
:L KH 0000 - Ausgabe "0"
:T MB 201
:
:L KH 0000 - Wenn "Null" als
:><F Antwort dann naechster Schritt
:SPB =M001
:U M 212.0
:SE =TD - Timer reset
:L KF 1
:T DW 1 - naechter schritt
M001 :***

| | | |
|------------------|---------------------------------|---------|
| Netzwerk 4 von 6 | Schritt 1 / "Register" Ausgeben | |
| :L DW 1 | | |
| :L KF 1 | | |
| :><F | | |
| :SPB =M001 | | |
| :L DW 2 | - Ausgabe "Register" | |
| :T MB 201 | | |
| :L KT 0010.0 | | |
| :SE =TD | | |
| :UN =TD | - wenn Timer abgelaufen | |
| :SPB =M001 | dann weitere Pruefung | |
| :R M 212.7 | - zu Beginn Parity-Bit | |
| :L MB 200 | ruecksetzen und Eingangsdaten | |
| :T MW 214 | temporaer uebernehmen | |
| :S M 214.5 | und Kennbit setzen | |
| M003 :UN M 215.0 | | |
| :SPB =M002 | | |
| :UN M 212.7 | - Parity in abhaengigkeit | |
| := M 212.7 | vom Datenbit toggeln | |
| M002 :L MW 214 | | |
| :SRW 1 | | |
| :T MW 214 | | |
| :UN M 214.0 | - wenn nicht fertig dann | |
| :SPB =M003 | Schleife | |
| :UN M 212.7 | - Pruefen ob Parity O.K. | |
| :SPB =M004 | und wenn Nein dann Ende | |
| :L DW 2 | - Registervektor laden | |
| :T MW 214 | | |
| :U M 215.0 | 0 - Bit sichern | |
| := M 212.7 | | |
| :SRW 1 | und durch 2 teilen | |
| :I 9 | und um 9 erhoehen | |
| :T MW 214 | | |
| :U M 212.7 | - welche Tetrade ? | |
| :SPB =M005 | | |
| :B MW 214 | - Low Tetrade | |
| :L DR 0 | Eintragen | |
| :L KH 00F0 | | |
| :UW | | |
| :L MB 200 | | |
| :SLW 12 | | |
| :SRW 12 | | |
| :OW | | |
| :B MW 214 | | |
| :T DR 0 | | |
| :SPA =M006 | | |
| M005 :B MW 214 | - High Tetrade | |
| :L DR 0 | Eintragen | |
| :L KH 000F | | |
| :UW | | |
| :L MB 200 | | |
| :SLW 12 | | |
| :SRW 8 | | |
| :OW | | |
| :B MW 214 | | |
| :T DR 0 | | |
| M006 :L DW 2 | - Naechstes Register | |
| :I 1 | | |
| :T DW 2 | | |
| M004 :L KF 0 | - Fehlerbehandlung | |
| :T DW 1 | ruecksprung | |
| M001 :*** | | |
| Netzwerk 5 von 6 | Registerbegrenzung | |
| :L KF 14 | *** letztes Register (14) *** | :L DW 2 |
| :>=F | | |

```
:U(  
:L  KF 0      01 *** erstes Register +1 (1) ***  
:>F          01  
:)  
:SPB =M001  
:L  KF 1  
:T  DW 2  
M001 :***  
Netzwerk 6 von 6  
:  
:  
:  
:  
:BE
```